ISSN (Print) 1598-5385
ISSN (Online) 2233-6648
≪연구논문≫ Journal of the Korean Magnetics Society 31(5), 208-213 (2021) https://doi.org/10.4283/JKMS.2021.31.5.208

Spin Orbit Torque-Driven Magnetic Domain Wall Majority Gate

San Ko, Geun-Hee Lee, and Kab-Jin Kim*
Department of Physics, KAIST, Daejeon 34141, Korea

Byong-Guk Park
Department of Materials Science and Engineering, KAIST, Daejeon 34141, Korea

(Received 11 October 2021, Received in final form 25 October 2021, Accepted 25 October 2021)

We propose a universal spintronic logic device based on the current-induced magnetic domain wall (DW) motion. The majority gating operation is demonstrated by micromagnetic simulation using spin-orbit torque (SOT)-driven DW motion in Hall bar structures with perpendicular magnetic anisotropy. The logic gates including AND, OR, NAND, NOR are demonstrated, indicating the universality of DW majority gate. The simulation is partially confirmed by experiment, in which we found that the asymmetry in DW motion induced by Dzyaloshinskii-Moriya interaction or local Oersted field can cause the device malfunction. Our result suggests that the DW motion can be used not only in memory device but also in logic device, which could be useful in future processing-in-memory computing technology.

Keywords : spin logic device, majority gate, magnetization dynamics, magnetic domain wall, spin-orbit torque, Dzyaloshinskii-Moriya interaction

스핀-궤도 토크 기반 자구벽 다수결 소자

고산 · 이근희 · 김갑진*
한국과학기술원 물리학과, 대전시 유성구 어은동 대학로 291, 34141

박병국
한국과학기술원 신소재공학과, 대전시 유성구 어은동 대학로 291, 3414

(2021년 10월 11일 받음, 2021년 10월 25일 최종수정본 받음, 2021년 10월 25일 게재확정)

본 연구에서는 새로운 스핀 기반의 논리 소자인 자구벽 다수결 소자를 제안하였다. 수직 이방성을 가진 십자가 구조에 자구벽을 형성시키고, 전류를 흘려주어 자구벽 이동 기반의 다수결 게이트를 구동하였으며, 이를 이용하여 논리곱 (AND), 논리합(OR), 부정 논리곱(NAND), 부정 논리합(NOR)의 논리 연산이 모두 가능함을 시뮬레이션을 통해 증명하였다. 제안된 논리소자는 실험적으로도 검증하고자 하였으며, 이 때 물질특성인 잘로신스키-모리야 상호작용 및 전류에 의한 외르스테드 자기장이 소자 오작동을 일으킬 수 있음을 발견하였다. 본 연구 결과는 자구벽 소자가 메모리뿐만 아니라 논리소자로도 사용 가능함을 보여주며, 따라서 자구벽 이동 제어 기술이 프로세싱 인 메모리(processing-in-memory) 컴퓨팅의 핵심기술로 사용될 수 있음을 시사한다.

주제어 : 스핀 논리 소자, 다수결 게이트, 자화 동역학, 자구벽, 스핀-궤도 토크, 잘로신스키-모리야 상호작용

I. 서 론

현대 사회의 컴퓨터는 처리 장치(Processing Unit)와 메모리 소자(Memory unit)로 이루어진 폰 노이만 구조(von Neumann architecture)를 따른다. 폰 노이만 구조에서 처리 장치는 논리 연산을 담당하고 메모리 소자는 정보의 저장을 담당하고 있으며, 이들은 물리적으로 분리되어 있다. 따라서 처리 장치와 메모리 소자 사이의 정보 교환에 상당한 시간과 에너지를 소모하며, 이를 폰 노이만 병목 현상이라고 부른다. 이러한 병목 현상을 극복하고자 메모리 소자와 연산 소자를 한 공간에 위치시키는 프로세싱 인 메모리(Processing-in-memory)가 제안되었다[1].

컴퓨터 내에서의 데이터 처리는 1과 0의 두 개의 상태로

© The Korean Magnetics Society. All rights reserved.
*Corresponding author: Tel: +82-42-350-2548,
Fax: +82-42-350-2510, e-mail: kabjin@kaist.ac.kr

연산하는 논리 연산(Boolean operation)을 통해 이루어진다. 컴퓨터 내의 모든 논리 연산은 부정 논리곱(NAND) 또는 부정 논리합(NOR) 조합만으로 만들어 낼 수 있기 때문에 부정 논리곱, 부정 논리합을 범용 게이트(universal gates)라고 한다[2]. 논리 소자의 종류는 다양한데, 그 중에서 다수결 소자(majority gate)는 Fig. 1(a)에서 볼 수 있는 것처럼 3개의 입력과 1개의 출력을 가진다. 입력들로 들어온 0, 1 상태 중에서 우세한 상태를 출력으로 나타내는 것을 Fig. 1(b)에서 확인할 수 있다. 여기서 A의 입력이 0일 때 B, C, F를 조합하여 논리곱 연산을, A의 입력이 1일 때 B, C, F를 조합하여 논리합 연산을 만드는 것이 가능하다. Fig. 1(c)와 같이 다수결 소자의 결과인 F를 반전시키면 Fig. 1(d)와 같은 결과가 얻어지고, A의 입력이 0일 때 B, C, F를 조합하여 부정 논리곱 연산을, A의 입력이 1일 때 B, C, F를 조합하여 부정 논리합 연산을 만드는 것이 가능하다.

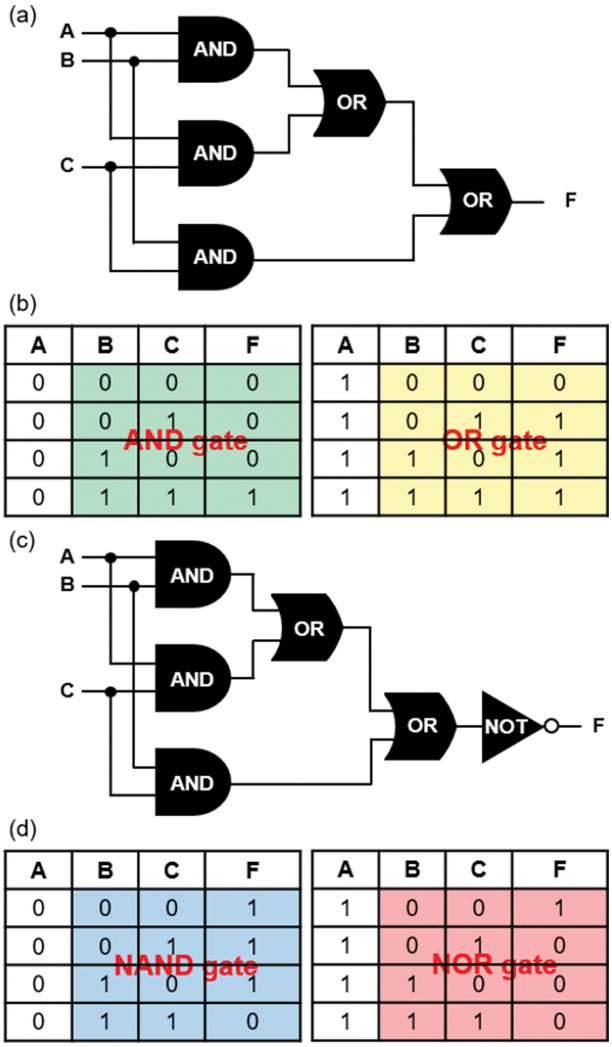

Fig. 1. (Color online) (a) Diagram of the majority gate. (b) Truth table of majority gate (c) Diagram of the inverted majority gate. (d) Truth table of inverted majority gate.

한편 자구벽을 이용한 메모리 소자는 2004년도 Parkin에 의해서 racetrack memory가 제안된 바 있다[3]. Racetrack memory는 기존의 하드디스크처럼 up, down domain을 컴퓨터 연산의 1, 0 상태로 사용한 메모리 소자이다. 이때 자구벽은 집적도가 높고 전류를 이용해서 고속 이동이 가능하기 때문에[4-9] 저전력, 초고속이 가능한 차세대 메모리 소자로 주목받고 있다. 따라서 자구벽을 이용한 논리 연산 소자를 제작한다면[10-13], 기존의 racetrack memory와 호환이 가능하기 때문에 Processing-in-memory를 구현할 수 있다.

본 연구에서는 Racetrack memory와 호환이 가능한 범용 게이트인 스핀-궤도 토크 기반 자구벽 다수결 소자를 시뮬레이션으로 구현하였고, 실험적으로 증명하고자 하였다. 이를 통해, 차세대 컴퓨터 프로세싱인 Processing-in-memory로서의 가능성을 제시하였다.

II. 실험 방법

1. 시뮬레이션 조건

시뮬레이션에서 가정한 물질 시스템은 스핀트로닉스 소자

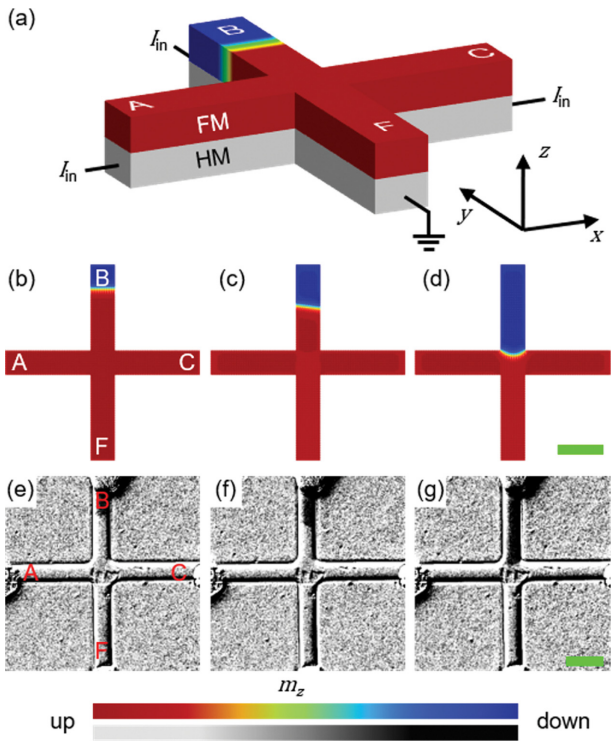

Fig. 2. (Color online) (a) Schematic illustration of domain wall motion-based majority gate. (b)~(d) Simulation results of spin-orbit torque-driven domain wall motion (scale bar: 100 nm), (e)~(g) Experimental results of spin-orbit torque-driven domain wall motion obtained by MOKE microscope (scale bar: 10 μm).

분야에서 많이 사용하는 Pt/CoFeB/MgO의 수직 이방성을 가진 시스템이며[14,15], 시뮬레이션에서 사용한 물리상수들은 다음과 같다: $M_s = 560 \times 10^3$ A/m, $K_u = 600 \times 10^3$ J/m^3, $A = 1.3 \times 10^{-11}$ J/m, $D = 0.5 \times 10^{-3}$ J/m^2, $\alpha = 0.6$, $\theta_{sh} = 0.1$. 여기에서 M_s는 포화자화, K_u는 자기이방성 에너지 상수, A는 교환결합 강도, D는 잘로신스키-모리야 상호작용 크기, α는 자기 감쇄 상수, θ_{sh}는 스핀홀 각도로서 전류와 생성되는 스핀 전류의 크기비를 나타낸다. 시뮬레이션에 사용한 시스템의 구조는 Fig. 2(a)와 같은 십자가 구조이며, 폭이 50 nm, 한 가지의 길이가 175 nm이다.

십자가 구조에서 자구벽의 SOT 구동 시뮬레이션을 위해서, Landau-Liftshitz-Gillbert 방정식을 수치적으로 계산하였다[13]. 먼저 Fig. 2(a)와 같이 전류를 인가했을 때의 각 지점별 전류 분포를 계산하고, 직접 프로그래밍한 코드에 전류 분포를 대입하여 시뮬레이션을 진행하였다. 완료된 시뮬레이션을 시각화하기 위하여 각 단위 격자의 수직 자화 값을 서로 다른 색으로 나타냈으며, –1을 파란색, +1을 빨간색으로 둔 강도 그래프로 표시하였다(Fig. 2 아래의 강도그래프). 또한, 수평 자화 상태를 화살표를 통해서 표시하여 이미지로 저장하였다.

2. 실험 조건

실험에 사용된 샘플은 Ta(4 nm)/Pt(2.5 nm)/Co(0.3 nm)/Pt(1.5 nm)의 수직 이방성을 가진 시스템에서 진행되었다[16]. 실험에 사용한 구조도 Fig. 2(a)와 같은 십자가 구조이지만, 광식각(photolithography)로 제작가능한 크기인 폭 5 μm, 길이 17.5 μm로 디자인하였다. 전류를 인가하기 위해서 Ti(2.5 nm)/Au(90 nm)의 전극을 증착해 실험을 진행하였다. 시뮬레이션에서 사용한 Pt/CoFeB/MgO와는 다른 시스템을 사용했지만, 두 시스템은 일반적으로 사용되는 비슷한 자기적 매개변수를 가지므로 결과에 큰 영향을 미치지 않을 것으로 생각된다[17].

샘플의 자구벽 이동을 관측하기 위해서 Magneto Optical Ker Effect(MOKE) 현미경을 사용하였다. 우리가 사용한 수직 이방성 시스템에서 샘플의 자화는 up 또는 down인데, 편광 되어 있는 빛을 샘플에 반사시키면 커 효과(Kerr effect)에 의해서 자화 방향에 따라 편광이 반대 방향으로 돌아간다. 따라서 반사되어 나온 빛을 편광판을 거쳐서 보면, 샘플의 자화상태에 따라서 빛의 밝기 차이가 생기게 되고, 이를 CCD 카메라를 통해 이미지로 저장하였다. 이러한 이미지는 Fig. 2(e)~(g)에서 볼 수 있으며 밝은 영역이 up domain, 어두운 영역이 down domain이다.

3. 스핀-궤도 토크에 의한 자구벽 동역학

연구에서 사용한 중금속/자성체(heavy metal/ferromagnet) 헤테로 구조에서는 자성체를 기준으로 반전 대칭(inversion symmetry)이 깨져 있기 때문에 잘로신스키-모리야 상호작용(Dzyaloshinskii-Moriya interaction, 줄여서 DMI)가 존재한다[9,18-21]. Fig. 2(a)에서 자구벽이 존재하는 B 가지를 기준으로 전류는 $-y$ 방향으로 흐르고 있으며, 전류를 흘려주면 중금속 층에서 스핀 홀 효과(spin Hall effect)에 의해 x축 방향의 스핀이 자성층으로 주입된다[22,23]. 이 때 DMI가 존재하기 때문에 자성체의 자구벽 형태가 넬 자구벽(Néel wall)을 띈다[5-7]. 넬 자구벽의 가운데 스핀의 자화 방향은 y 축 방향으로 중금속 층에서 주입된 스핀과 90도를 이루고 있으므로 토크를 받게 된다. 이 토크를 스핀-궤도 토크(spin-orbit torque)라고 하고[24,25], 자구벽은 가해준 전류와 같은 방향으로 이동하게 된다.

Fig. 2(b)~(d)는 스핀-궤도 토크에 의한 자구벽 이동의 시뮬레이션 결과를, Fig. 2(e)~(g)는 스핀-궤도 토크에 의한 자구벽 이동의 실험 결과를 보여준다. 두 결과 모두 걸어준 전류와 같은 방향으로 자구벽이 이동하고 있는 것을 확인할 수 있고, 자구벽이 시계방향으로 기울어진 상태로 이동하고 있는 것을 Fig. 2(c), (f)에서 확인할 수 있다. 이는 우리의 시뮬레이션 및 실험 시스템에 DMI가 존재하는 것을 입증해주며[26,27], 시뮬레이션과 실험 시스템이 같은 DMI 부호를 가지는 것을 확인하였다.

III. 결과 및 고찰

1. 시뮬레이션 결과

Fig. 3는 스핀-궤도 토크 기반 자구벽 다수결 소자의 초기 입력 자화 상태가 $-z$ 방향일 때 모든 입력과 출력의 시뮬레이션 결과를 보여준다. 각 가지에 주입한 입력 전류밀도는 1.58×10^{11} A/m^{2}이며, 따라서 출력부의 전류밀도는 3배인 4.74×10^{11} A/m^{2}이다. 먼저 입력 자구벽이 하나도 없는 Fig. 3(a)에서는 자구벽이 존재하지 않기 때문에 전류를 흘려줘도 변화가 생기지 않는 것을 Fig. 3(i)에서 확인할 수 있다. 입력 자구벽이 1개인 Fig. 3(b)~(d)는 초기 위치에 있던 자구벽이 흘려준 전류와 동일한 방향으로 움직이다가, 십자가의 교차점 부분에 도착하면 자구벽이 볼록하게 튀어나온다. 그러나 자구벽은 더 이상 진행하지 못하고, 따라서 출력에는 변화가 없다. 입력 자구벽이 2개 이상인 Fig. 3(e)~(h)는 십자가의 교차점에 도착한 자구벽이 합쳐지면서 F 가지로 down domain이 확장하게 되는 것을 Fig. 3(m)~(p)에서 확인할 수 있다. 따라서 십자가 구조에서 이동하는 자구벽은 다수결 게이트로 동작함을 알 수 있다.

앞서 살펴본 자구벽의 운동을 입력과 출력이 관점에서 살펴보자. A, B, C 각 가지에 자구벽을 입력하면 1, 입력하지

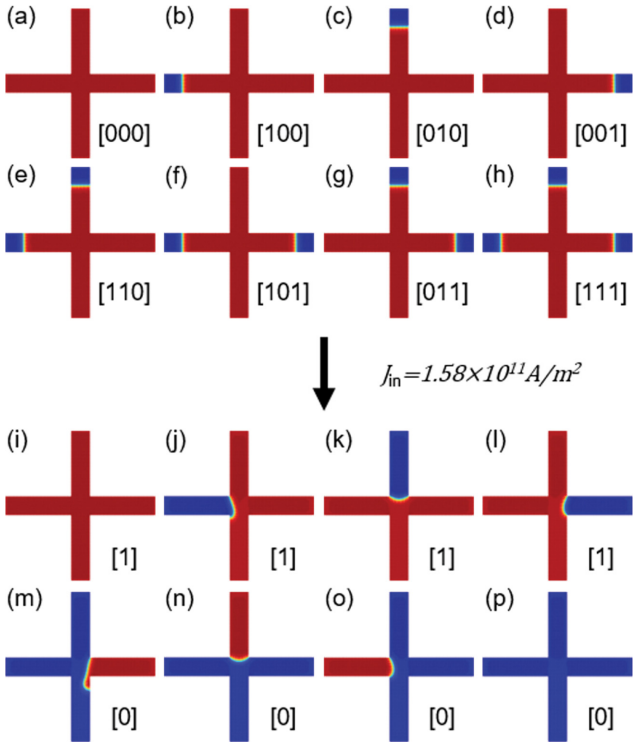

Fig. 3. (Color online) Simulation images of logic initial states (a)~(h) and logic final states (i)~(p).

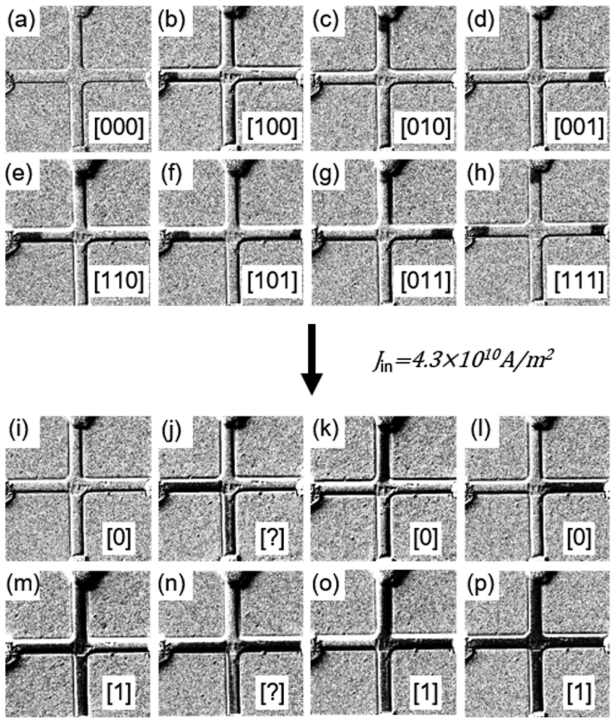

Fig. 4. Experimental results of logic initial states (a)~(h) and logic final states (i)~(p).

않으면 0이라고 정의하여 입력 상태를 [ABC]로 표시한 것을 Fig. 3(a)~(h)에 각 소자의 오른쪽 아래부분에 나타내었다. 출력의 경우, F 가지에 up domain이 존재하면 1, down domain이 존재하면 0이라고 정의하여 Fig. 3(i)~(p)에 나타내었다. 이러한 정의에 따라 Fig. 3의 결과를 논리표로 나타내면 Fig. 1(d)와 같고, 따라서 자구벽 이동 기반의 다수결 게이트를 이용하여 부정 논리합, 부정 논리곱을 제작하는 것이 가능하다. 뿐만 아니라 초기 입력 자화 상태를 $+z$ 방향으로 설정하면 Fig. 1(b)의 결과를 얻을 수도 있어 논리곱, 논리합을 제작하는 것도 가능하다.

2. 실험 결과

Fig. 4는 스핀-궤도 토크 기반 자구벽 다수결 소자의 모든 입력과 출력의 실험 결과를 보여준다. 각 가지에 주입한 입력 전류밀도는 4.3×10^{10} A/m^{2}이며, 따라서 출력부의 전류밀도는 3배인 1.29×10^{11} A/m^{2}이다. 대부분의 결과가 시뮬레이션과 동일하지만, [100], [101] 입력에 대해 다수결 소자의 연산을 제대로 하지 못하는 것을 Fig. 4(j), (n)에서 확인할 수 있다. [100]의 경우 시뮬레이션에서는 자구벽이 출력부로 빠져나오지 않았지만, 실제 실험에서는 출력부로 빠져나오는 것을 확인하였다. 또한 [101]의 경우 시뮬레이션에서는 자구벽이 출력부로 빠져나와 출력부의 자화가 반전되었지만, 실제 실험에서는 출력부가 완전히 반전되지 못하는 것을 확인하였다.

시뮬레이션과 실험의 차이를 확인하기 위하여 오작동을 보이는 [100] 상황의 자구벽 이동을 좀 더 심층적으로 탐구하였다. Fig. 5(a)~(d)에서 보는 것과 같이 A 가지에 자구벽이 입력된 경우에는 자구벽이 불룩 튀어나온 모양으로 멈추지 않고, 조금 더 진행하여 F 가지로 자구벽이 움직이다가, 얼마 가지 못해서 자구벽이 끊기면서 F 가지의 작은 자구벽은 사라지게 된다. 이에 비해 [001]의 경우 십자가의 교차점 부근에서 볼록하게 머물러 있는 것을 볼 수 있다(Fig. 5(e)~(h) 참조). 따라서 [100], [001]에서 발생하는 이러한 자구벽 이동 비대칭 현상이 앞서 실험에서 보인 오작동의 원인이라 생각할 수 있다. 즉, [100]의 경우 A가지에 입력된 자구벽이 더 진행하여 오작동을 일으키고, [101]의 경우 C가지에 입력된 자구벽이 충분히 진행하지 못하여 두 자구벽이 만나지 못해 오작동을 일으킨다고 생각할 수 있다.

입력에 대한 비대칭 현상이 발생하는 이유는 실험에 사용된 시스템에 DMI가 존재하기 때문으로 생각된다. Fig. 5(i)는 십자가의 교차점에 도달한 자구벽을 나타낸다. 검은색 화살표는 흐르고 있는 전류의 형태를, 흰색 화살표는 자구벽 내부의 자화 상태인 m_{DW}를, 노란색 화살표는 중금속 층으로부터 주입되고 있는 스핀, s를 나타낸다. 이 때 m_{DW}는 시뮬레이션 데이터를 바탕으로 그린 실제 자구벽 내부의 자화 상태이다. SOT에 의한 토크는 m_{DW}와 s의 벡터 곱에 비례한다[28,29].

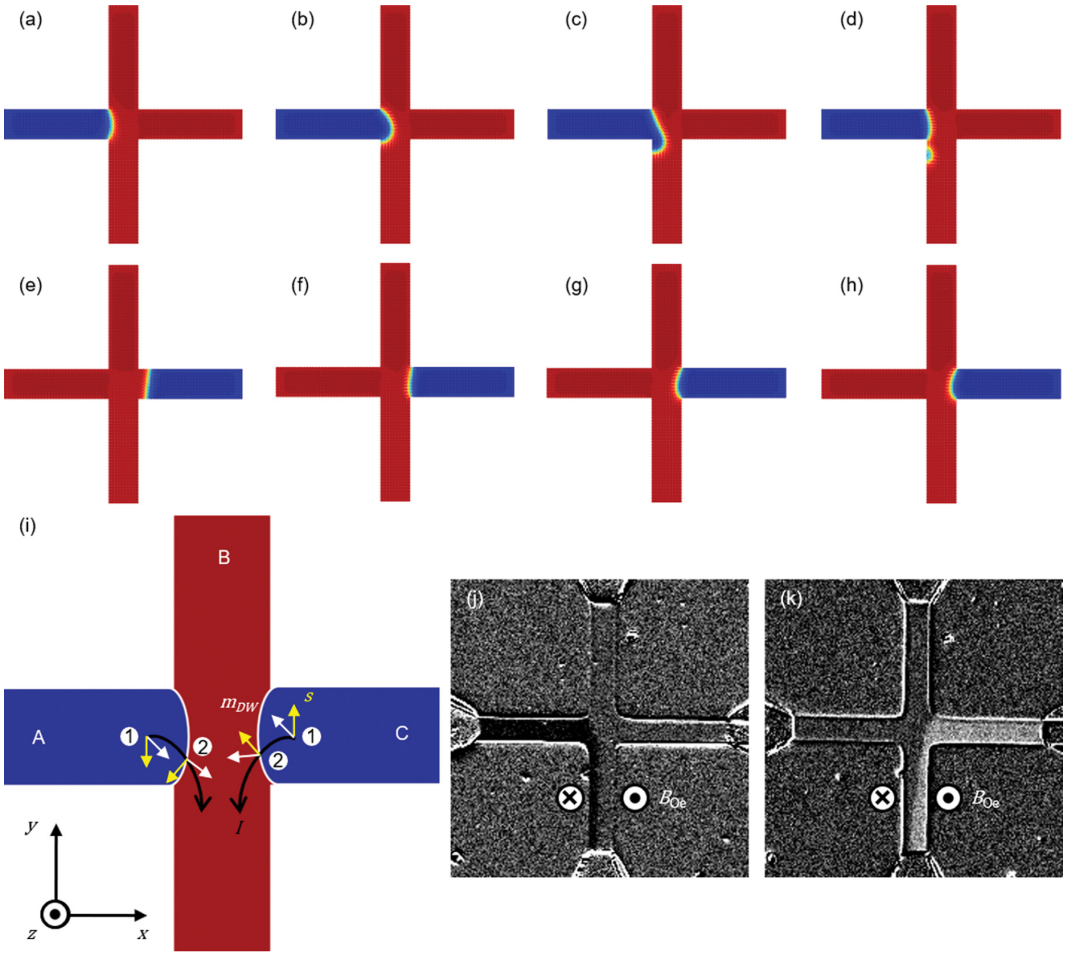

Fig. 5. (Color online) (a)~(d) Simulation images with time step of 0.01 ns for input [100]. (e)~(h) Simulation images with time step of 0.01 ns for input [001]. (i) Schematic representation for [101] input when the domain walls are on the cross section of Hall bar. (j), (k) MOKE image for input [100] with initial magnetization along – *z* (j) and [001] with initial magnetization along + *z* (k)

먼저 자구벽이 일자로 진행하는 1번 영역에서는 전류가 A와 C 가지에서 반대로 흐르기 때문에 중금속 층으로부터 주입되는 스핀의 방향도 반대이다. 또한 자구벽 내부의 자화도 반대이기 때문에, A와 C 가지의 자구벽이 받는 토크의 크기는 같다. 실제 시뮬레이션 결과를 통해 십자가의 교차점에 0.8 ns에 동시에 도착하는 것을 확인하였다.

2번 영역, 즉 피닝 영역에 자구벽이 도착했을 때 A와 C 가지에 있는 자구벽이 서로 대칭이 아니게 된다. 이는 A 가지에서는 1~2번 영역으로 감에 따라서 자구벽 내부의 자화와 중금속 층으로부터 주입되는 스핀이 반대 방향으로 돌아가기 때문에 두 벡터 사이의 각도가 점점 커지지만, C 가지에서는 같은 방향으로 돌아가서 두 벡터 사이의 각도 변화가 미미하기 때문이다. A 가지에서는 자구벽 내부의 자화와 중금속 층으로부터 주입되는 스핀의 각이 90도에 가깝기 때문에 자구벽이 움직이기에 충분한 토크를 받기 때문에 피닝을 극복하고 움직일 수 있다. 하지만 C 가지에서는 자구벽 내부의 자화와 중금속 층으로부터 주입되는 스핀의 각이 작기 때문에 피닝을 극복할 만한 충분한 토크를 받지 못해 피닝 영역에 걸려서 자구벽이 움직이지 못한다. 이로 인해 A와 C가지에 도달하는 자구벽은 비대칭적인 모습을 보이게 되고, 이 것이 [100] 입력을 주었을 때, Fig. 5(c)와 같이 출력부로 자구벽이 약간 이동하는 이유이다.

시뮬레이션에서 보이는 이러한 비대칭성을 실험적으로 확인해 보았다. [100]의 입력을 주었을 때의 확대된 MOKE 이미지를 Fig. 5(j)에 나타내었다. 시뮬레이션에서 보았던 것과 같이 자구벽은 교차점에 머무르지 않고 출력부로 이동하게 됨을 확인하였다. 그러나 시뮬레이션과 다른 점은 자구벽이 출력부의 아랫단까지 계속해서 이동하게 된다는 사실이다. 이는 실험에서 사용한 소자의 선폭이 시뮬레이션에 비해 충분히 넓고, 전류 주입에 의해서 발생하는 외르스텟 자기장(Oersted field)의 영향이 더해졌기 때문으로 생각된다. 이러한 설명을 확인하기 위해서 초기 자화 상태를 반대로 하여 확인해 보았

고, Fig. 5(k)에서 보는 것과 같이 초기 입력 자화를 $+z$ 방향으로 설정하면, C 영역에서 들어온 자구벽이 출력부로 이동함을 확인할 수 있었다. 이러한 실험적인 결과는 자구벽 다수결 소자의 동작에서 소자의 크기 및 DMI에 의한 대칭성 조절, 전류에 의한 외르스텟 자기장이 중요한 변수로 작동함을 시사한다. 따라서, DMI 크기 변화 및 외르스텟 자기장을 추가한 시뮬레이션을 통해 검증을 하고, 전자빔 식각(electron beam lithography) 장비를 이용한 나노미터 크기의 소자제작 및 DMI 크기 조절 등의 추가적인 연구로서 자구벽 다수결 소자의 완전한 실험적 구현이 가능할 것으로 기대된다.

IV. 결 론

본 연구에서는 스핀-궤도 토크를 이용한 자구벽 이동을 기반으로 하는 스핀 논리 소자인 자구벽 다수결 소자를 제안하였다. 십자가 구조에서 자구벽 이동을 이용한 다수결 소자를 시뮬레이션으로 구현하였다. 또한 자구벽 다수결 소자의 초기 자화와 입출력을 조절하여, 논리곱, 논리합, 부정 논리합, 부정 논리곱의 논리 연산이 모두 가능한 범용 게이트로 사용할 수 있음을 증명하였다. 자구벽 다수결 소자의 실험적 증명도 시도하였으며, 그 결과 DMI 및 외르스텟 자기장에 의한 자구벽 비대칭 이동이 소자 오작동을 일으킬 수 있음을 보였다. 따라서, 자구벽 다수결 소자의 실현을 위해서는 보다 정밀한 소자 특성 조절 및 미세 공정 등의 추가적인 연구가 필요할 것으로 생각된다.

감사의 글

이 논문은 정부(교육과학기술부)의 재원으로 한국연구재단의 미래반도체 신소자원천기술개발사업(No. 2019M3F3A1A02072477)의 지원을 받았으며, 삼성미래기술육성센터(No. SRFC-MA1802-01)의 지원을 받아 수행되었음.

References

[1] H. S. Stone. IEEE Transactions on Computers, C-19, 73 (1970).
[2] H. M. Sheffer, Trans. Amer. Math. Soc. **14**, 481 (1913).
[3] S. S. P. Parkin, US Patent 6834005 (2004).
[4] K.-J. Kim, J.-C. Lee, S.-J. Yun, G.-H. Gim, K.-S. Lee, S.-B. Choe, and K.-H. Shin, Appl. Phys. Express **3**, 083001 (2010).
[5] A. Thiaville, S. Rohart, E. Jue, V. Cros, and A. Fert, EPL. **100**, 57002 (2012).
[6] K.-S. Ryu, L. Thomas, S.-H. Yang, and S. Parkin, Nat. Nano. **8**, 527 (2013).
[7] S. Emori, U. Bauer, S. M. Ahn, E. Martinez, and G. S. D. Beach, Nat. Mater. **12**, 611 (2013).
[8] K.-J. Kim, R. Hiramatsu, T. Koyama, K. Ueda, Y. Yoshimura, D. Chiba, K. Kobayashi, Y. Nakatani, S. Fukami, M, Yamanouchi, H. Ohno, H. Kohno, G. Tatara, and T. Ono, Nat. Commun. **4**, 2011 (2013).
[9] K.-J. Kim, Y. Yoshimura, and T. Ono, Jpn. J. Appl. Phys. **56**, 0802A4 (2017).
[10] D. A. Allwood, G. Xiong, C. C. Faulkner, D. Atkinson, D. Petit, and R. P. Cowburn, Science **309**, 1688 (2005).
[11] D. E. Nikonov, G. I. Bourianoff, and T. Ghani, IEEE Electron Device Lett. **32**, 1128 (2011).
[12] Z. Luo, A. Hrabec, T. P. Dao, G. Sala, S. Finizio, J. Feng, S. Mayr, J. Raabe, P. Gambardella, and L. J. Heyderman, Nature **579**, 214 (2020).
[13] G.-H. Lee and K.-J. Kim, J. Magn. **25**, 150 (2020).
[14] S. Ikeda, J. Hayakawa, Y. Ashizawa, Y. M. Lee, K. Miura, H. Hasegawa, M. Tsunoda, F. Matsukra, and H. Ohno, Appl. Phys. Lett. **93**, 082508 (2008).
[15] M.-H. Nguyen, D. C. Ralph, and R. A. Buhrman, Phys. Rev. Lett. **116**, 126601 (2016).
[16] L. Huang, S.-H. Lee, N.-H. Kim, D.-Y. Kim, J.-S. Kim, C.-Y. You, S.-B. Cho, and D.-H. Kim, J. Magn. **26**, 1 (2021).
[17] S.-G. Je, D.-H. Kim, S.-C. You, B.-C. Min, K.-J. Lee, and S.-B. Choe, Phys. Rev. B **88**, 214401 (2013).
[18] I. Dzyaloshinsky, J. Phys. Chem. Solids **4**, 241 (1958).
[19] T. Moriya, Phys. Rev. **120**, 91 (1960).
[20] A. Crepieux and C. Lacroix, J. Magn. Magn. Matter. **182**, 341 (1998).
[21] M. Bode, M. Heide, K. von Bergmann, P. Ferriani, S. Heinze, G. Bilhlmayer, A. Kubetzka, O. Pietzsch, S. Blugel, and R. Wiesendanger, Natture **447**, 190 (2007).
[22] J. E. Hirsch, Phys. Rev. Lett. **83**, 1834 (1999).
[23] J. Sinova, S. O. Valenzuela, J. Wunderlich, C. H. Back, and T. Jungwirth, Rev. Mod. Phys. **87**, 1213 (2015).
[24] A. Mougin, M. Cormier, J. P. Adam, P.J. Metaxas, and J. Ferre, EPL. **78**, 57007 (2007).
[25] I. M. Miron, K. Garello, G. Gaudin, P.-J. Zermatten, M. V. Costache, S. Auffret, S. Bandiera, B. Rodmacq, A. Schuhl, and P. Gambardella, Nature **476**, 189 (2011).
[26] O. Boulle, S. Rohart, L. D. B.-Prejbeanu, E. Jue, I. M. Miron, S. Pizzini, J. Vogel, G. Gaudin, and A. Thiaville, Phys. Rev. Lett. **111**, 217203 (2013).
[27] D.-Y. Kim, M.-H. Park, Y.-K. Park, J.-S. Kim, Y.-S. Nam, H.-S. Hwang, D.-H. Kim, S.-G. Je, B.-C. Min, and S.-B. Choe, Phys. Rev. B **97**, 134407 (2018).
[28] C. Garg, A. Pushp, S.-H. Yang, T. Phung, B. P. Hughes, C. Rettner, and S. S. P. Parkin, Nano. Lett. **18**, 1826 (2018).
[29] J. S. Kwon, H.-K. Hwang, J.-I. Hong, and C.-Y. You, Scientific Reports **8**, 18035 (2018).